



KOREAN PATENT ABSTRACTS(KR)

Document Code:B1

(11) Publication No.1020000257370

(44) Publication.Date. 20000229

(21) Application No.1019970019200

(22) Application Date. 19970519

(51) IPC Code:

G02F 1/1343

(71) Applicant:

LG.PHILIPS LCD CO., LTD.

(72) Inventor:

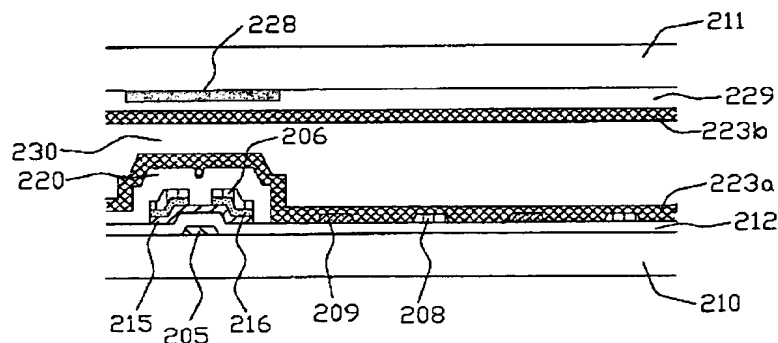
SEO, SEONG MO

(30) Priority:

(54) Title of Invention

IN PLANE SWITCHING MODE LCD

Representative drawing



(57) Abstract:

PURPOSE: An in plane switching mode LCD makes a common electrode of a transparent metal, thereby improving the aperture ratio and the viewing angle.

CONSTITUTION: A common electrode(209) is laminated with a transparent metal such as ITO on a passivation layer(220) composed of an inorganic matter such as SiO_x or SiN_x or an organic matter such as BCB (benzocyclobutane) by a sputtering method. To prevent the oxidization of a data pad and a gate pad caused by the contact with an air, a metal layer of ITO is formed on the pads simultaneously with the formation of the common electrode(209). Or, the common electrode(209) and a data electrode(208) are formed on a same gate insulator layer(212).

Then, the electric field parallel to

the surface of a substrate is generated by the voltage between the two electrodes

(208,209). The electric field between the two electrodes(208,209) is applied directly to a liquid crystal layer(230) because the passivation layer(220) covers only a TFT region.

COPYRIGHT 2001 KIPO

if display of image is failed, press (F5)

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl. ⁶ G02F 1/1343	(11) 공개번호 (43) 공개일자	특 1998-083765 1998년 12월 05일
---	------------------------	--------------------------------

(21) 출원번호	특 1997-019200
(22) 출원일자	1997년 05월 19일
(71) 출원인	엘지전자 주식회사 구자홍
(72) 발명자	서울특별시 영등포구 여의도동 20번지 서성모
(74) 대리인	경기도 안양시 동안구 호계동 경향아파트 20-102 하상구, 하영욱

심사청구 : 있음

(54) 회전계방식 액정표시장치

요약

본 발명의 회전계방식 액정표시장치는 게이트배선과 데이터배선에 의해 정의되는 화소영역 내에 액정분자를 기관과 수평한 방향으로 스위칭시키는 적어도 한쌍의 데이터전극과 투명한 공통전극이 형성되어 있다. IT0(indium tin oxide)로 이루어진 공통전극은 데이터전극과 동일한 평면인 게이트절연막 위, 또는 보호막 위에 형성되어 개구율이 향상된다.

대표도

도 2

명세서

도면의 간단한 설명

도 1(a)는, 종래의 회전계방식 액정표시장치의 평면도.
도 1(b)는, 도 1(a)의 A-A' 선 단면도.
도 2(a)는, 본 발명의 제1실시에 따른 회전계방식 액정표시장치의 평면도.
도 2(b)는, 도 2(a)의 B-B' 선 단면도.
도 3(a)는, 본 발명의 제1실시에 따른 게이트패드영역을 나타내는 도면.
도 3(b)는, 본 발명의 제1실시에 따른 데이터패드영역을 나타내는 도면.
도 4는, 본 발명의 제2실시에 따른 회전계방식 액정표시장치의 단면도.

* 도면의 주요 부분에 대한 부호의 설명 *

101 : 게이트배선	102 : 데이터배선
105 : 게이트전극	106 : 소스/드레인전극
108 : 데이터전극	109 : 공통전극
110 : 기관	112 : 게이트절연막
115 : 반도체층	116 : 오믹콘택층
120 : 보호막	123a : 제1배향막
123b : 제2배향막	129 : 컬러필터층
130 : 액정층	135 : 게이트패드
136 : 데이터패드	140 : 금속층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 횡전계방식 액정표시장치에 관한 것으로, 특히 공통전극을 투명한 금속으로 형성함으로써 개구율을 향상시킨 횡전계방식 액정표시장치에 관한 것이다.

고화질, 저전력의 평판표시장치(flat panel display device)로서 주로 사용되는 트위스트네마틱모드(twisted nematic mode) 액정표시장치(liquid crystal display device)는 시야각이 좁다는 단점이 있다. 이것은 액정분자의 굴절률 이방성(refractive anisotropy)에 기인하는 것으로, 기판과 수평하게 배향된 액정분자가 액정패널(liquid crystal panel)에 전압이 인가될 때 기판과 거의 수직방향으로 배향되기 때문이다.

따라서, 액정분자를 기판과 거의 수평한 방향으로 배향하여 시야각 문제를 해결하는 횡전계방식 액정표시장치(in plane switching mode LCD)가 최근에 활발하게 연구되고 있다.

도 1은 상기한 횡전계방식 액정표시장치를 나타내는 도면이다. 도 1(a)에 나타난 바와 같이, 투명한 제1기판(10)에는 종횡으로 게이트배선(1) 및 데이터배선(2)이 배열되어 있다. 이 게이트배선(1)과 데이터배선(2)에 의해 화소영역이 정의되는데, 실제의 액정패널은 수많은 화소영역으로 구성되어 있지만 도면에서는 설명의 편의를 위해 한 화소만을 나타낸다. 상기한 화소영역 내에는 게이트배선(1)과 평행한 공통배선(3)이 배열되어 있으며, 게이트배선(1)과 데이터배선(2)의 교차점에는 박막트랜지스터(thin film transistor)가 형성되어 있다. TFT는 도 1(b)에 나타난 바와 같이, 게이트전극(5), 게이트절연막(12), 소스/드레인전극(6), 반도체층(15), 오믹콘택층(16) 및 소스/드레인전극(6)으로 구성되며, 상기한 게이트전극(5) 및 소스/드레인전극(6)은 각각 게이트배선(1) 및 데이터배선(2)에 접속된다. 또한, 게이트절연막(12)은 기판 전체에 걸쳐서 적층되어 있다.

화소영역에는 서로 평행한 공통전극(9) 및 데이터전극(8)이 형성되어 있다. 공통전극(9)은 제1기판(10) 위에 게이트전극(5)과 동시에 형성되어 공통배선(3)에 접속되며, 데이터전극(8)은 게이트절연막(12) 위에 소스/드레인전극(6)과 동시에 형성되어 TFT의 소스/드레인전극(6)과 접속된다. 그리고 제1기판(10) 전체에 걸쳐서 보호막(20) 및 제1배향막(23a)이 도포되어 있다.

제2기판(11)에는 TFT, 게이트배선(1), 데이터배선(2)으로 빛이 새는 것을 방지하는 블랙매트릭스(28)와 컬러필터층(color filter layer)(29)이 형성되어 있으며, 그 위에 제2배향막(23b)이 도포되어 있다. 또한, 상기한 제1기판(10) 및 제2기판(11) 사이에는 액정층(30)이 형성된다.

상기한 구조의 액정표시장치에서 전압이 인가되지 않는 경우에는 액정층(30) 내의 액정분자가 제1배향막(23a) 및 제2배향막(23b)의 배향방향에 따라 배향되지만, 공통전극(9)과 데이터전극(8) 사이에 전압이 인가되면 기판과 평행하게 스위칭되어, 상기한 공통전극(9) 및 데이터전극(8)의 연장방향과 수직 방향으로 배향된다. 상기한 바와 같이, 액정층(30) 내의 액정분자가 항상 동일한 평면(plane) 상에서 스위칭되기 때문에, 상하방향 및 좌우방향의 시야각방향에서 계조표시(grey level)의 반전이 일어나지 않는다.

그러나, 상기한 구조의 횡전계방식 액정표시장치에서는 화면이 표시되는 화소영역 내에 불투명한 금속으로 이루어진 공통전극(9) 및 데이터전극(8)이 형성되어 있기 때문에, 개구율(aperture ratio)이 저하되는 문제가 있었다.

발명이 이루고자하는 기술적 과제

본 발명은 공통전극을 투명한 금속으로 형성함으로써 개구율이 대폭 향상된 횡전계방식 액정표시장치를 제공하는 것을 목적으로 한다.

상기한 목적을 달성하기 위해, 본 발명에 따른 횡전계방식 액정표시장치는 제1기판 및 제2기판과, 상기한 제1기판 위에 종횡으로 배열되어 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기한 화소영역 내에 게이트배선과 평행하게 배열된 공통배선과, 상기한 게이트배선과 데이터배선의 교차점에 형성된 박막트랜지스터와, 상기한 화소영역 내에 형성된 적어도 하나의 데이터전극과, 상기한 화소 내에 데이터배선과 평행하게 형성된 적어도 하나의 투명한 공통전극과, 상기한 기판 전체에 걸쳐서 적층된 보호막과, 상기한 보호막 위에 도포된 임의의 배향방향을 가진 제1배향막과, 상기한 제2기판에 형성되어 박막트랜지스터, 게이트배선 및 데이터배선 근처로 빛이 새는 것을 방지하는 블랙매트릭스와, 상기한 블랙매트릭스 및 제2기판 위에 형성된 컬러필터층과, 상기한 컬러필터층 위에 형성된 제2배향막과, 상기한 제1기판과 제2기판 사이에 형성된 액정층으로 구성된다. 투명한 공통전극은 공통배선에 접속되며, 데이터전극은 박막트랜지스터의 소스/드레인전극에 접속된다. 공통배선은 투명한 공통전극과 동일한 물질로 동시에 형성될 수도 있으며, 다른 물질로 별도의 공정에 의해 형성될 수 있다. 공통전극과 데이터전극이 게이트절연막 위에 형성되는 경우에는 공통배선 역시 상기한 게이트절연막 위에 형성되며, 이 공통배선은 데이터배선과 동일한 물질로 동시에 형성될 수 있다. 보호막 위에 투명한 공통전극을 형성하는 공정에 의해 게이트패드와 데이터패드 위에 ITO로 이루어진 금속층이 형성되어 상기한 패드에 산화막이 형성되는 것을 방지한다.

발명의 구성 및 작용

도 2는 본 발명의 제1실시예에 따른 횡전계방식 LCD를 나타내는 도면이다. 도 2(a)에 나타난 바와 같이, 제1기판(110)에는 게이트배선(101) 및 데이터배선(102)이 종횡으로 교차하여 화소영역을 정의하며, 상기한 화소영역 내에는 공통배선(103)이 게이트배선(101)과 평행하게 배치되어 있다. 게이트배선(101)과 데이터배선(102)의 교차점에는 TFT가 형성되어 있다. TFT는 도 2(b)에 나타난 바와 같이, 게이트전극(105)과, 상기한 게이트전극(105) 위에 적층된 게이트절연막(112)과, 상기한 게이트절연막(112) 위에 형성된 반도체층(115)과, 상기한 반도체층 위에 형성된 오믹콘택층(116)과, 상기한 오믹콘택층(116) 위에 형성된 소스/드레인전극(106)으로 구성된다. 이때, 상기한 게이트절연막(112)은 기판(110) 전체에 걸쳐서 적층되어 있다.

게이트전극(105)은 게이트배선(101)과 동일한 공정에 의해 형성되는 것으로, Al, Mo, Ta 또는 Al합금 등

과 같은 금속을 스퍼터링(sputtering) 방법으로 적층한 후 포토에칭(photoetching)하여 형성한다. 이때, 절연성을 향상시키기 위해 게이트배선(101)과 게이트전극(105)을 양극산화하여 양극산화막을 형성하는 것도 가능하다. 게이트절연막(112)은 SiN_x 또는 SiO_x 등을 플라즈마 CVD(plasma chemical vapor deposition) 방법에 의해 적층하여 형성한다.

반도체층(115)은 비정질실리콘(amorphous silicon)을 플라즈마 CVD 방법에 의해 적층하고 에칭하여 형성하며, 오믹콘택층(116)은 n^+ a-Si를 적층하여 형성한다. 소스/드레인전극(106)은 데이터전극(108)과 동시에 형성되는 것으로, Al, Cr, Ti, Al합금 등의 금속을 스퍼터링 방법으로 적층하고 에칭하여 형성한다. 이때, 상기한 반도체층(115), 오믹콘택층(116) 및 소스/드레인전극(106)을 각각 별개의 공정에 의해 형성하는 것도 가능하지만, 먼저 게이트절연막(112) 위에 a-Si층, n^+ a-Si층 및 금속층을 연속 적층한 후, 상기한 금속층을 에칭하여 소스/드레인전극(106)을 형성하고 이 소스/드레인전극(106)을 마스크로 하여 a-Si층 및 n^+ a-Si층을 에칭하여 반도체층(115) 및 오믹콘택층(116)을 형성하는 것도 가능하다. 또한, 상기한 반도체층(115) 위에는 에칭시 반도체층(115)의 채널영역이 에칭되는 것을 방지하기 위한 ES층(etching stopper)를 형성할 수도 있다.

SiO_x 나 SiN_x 등과 같은 무기물 또는 BCB(benzocyclobutane)와 같은 유기물로 이루어진 보호막(120) 위에는 공통배선(103)과 공통전극(109)이 형성되어 있고, 그 위에 제1기판(110) 전체에 걸쳐서 제1배향막(123a)이 도포되어 있다. 상기한 공통배선(103)과 공통전극(109)은 ITO(indium tin oxide)와 같은 투명한 금속을 스퍼터링 방법에 의해 적층하고 에칭하여 형성한다. 또한, 상기한 바와 같이 공통배선(103)과 공통전극(109)을 동일한 공정에 의해 형성하는 것도 가능하지만, 서로 다른 물질로 형성하는 것도 가능하다. 즉, 공통배선(103)을 게이트배선(101)과 동일한 물질인 Al, Mo, Ta 또는 Al합금 등과 같은 불투명한 금속으로 형성하고 공통전극(109)을 ITO와 같은 투명한 금속으로 형성하는 것도 가능하다.

도 3은 게이트배선(102)과 데이터배선(101)을 외부구동회로(도면표시하지 않음)와 접속시키는 패드(pad)영역을 나타낸다. 게이트패드(135)는 제1기판(110) 위에 게이트배선(102) 및 게이트전극(105)과 동시에 형성되며, 데이터패드(136)는 게이트절연막(112) 위에 데이터배선(101) 및 소스/드레인전극(106)과 동시에 형성된다. 패드(135, 136)는 그 위의 보호막(120)이 에칭되어 외부구동회로와 접속되도록 외부에 노출되어 있다. 이러한 노출에 의해, 패드(135, 136)가 외부 공기와 접촉하게 되면, 패드(135, 136) 표면에 산화막이 형성되어 외부구동회로와의 접속불량의 원인이 된다. 따라서, 도 3(a) 및 도 3(b)에 나타난 바와 같이, 공통전극(109)의 형성과 동시에 상기한 패드(135, 136) 위에 ITO로 이루어진 금속층(140)을 형성하면, 패드(135, 136)의 산화를 방지할 수 있게 된다.

보호막 위에 도포된 제1배향막(123a)은 폴리이미드(polyimide)나 광반응성물질로 구성된다. 폴리이미드로 이루어진 배향막(123a)은 기계적인 러빙(rubbing)에 의해 배향방향이 결정되지만, PVCN(polyvinylcinnemate)계 물질이나 폴리실록산계 물질과 같은 광반응성 물질로 이루어진 배향막(123a)은 자외선과 같은 빛의 조사에 의해 배향방향이 결정된다. 상기한 광반응성 물질을 배향막으로 사용할 때, 배향방향은 조사되는 빛의 편광방향 등과 같이 빛의 성질에 따라 달라진다.

제2기판(111)에는 차광층(shielding layer)인 블랙매트릭스(128)가 형성되어 있으며, 그 위에 컬러필터층(129)이 형성되어 있다. 블랙매트릭스(128)는 게이트배선(101), 데이터배선(102) 및 TFT 근처로 빛이 새는 것을 방지하기 위한 것으로, Cr이나 CrO_x 등과 같은 금속을 적층하여 형성한다. 각 화소영역의 컬러필터층(129)에는 R, G, B가 연속적으로 형성된다. 또한, 상기한 컬러필터층(129) 위에는 평탄성을 향상시키기 위해 오버코트층(overcoat layer)이 형성될 수도 있다.

오버코트층 위에는 폴리이미드나 광반응성 물질로 이루어진 제2배향막(123b)이 도포된 후, 러빙이나 빛의 조사에 의해 임의의 배향방향이 결정된다. 제1기판(110)과 제2기판(111) 사이에는 진공상태에서 액정이 주입되어 액정층(130)이 형성된다.

상기한 구조의 액정표시장치에서, 도면표시하지 않은 외부구동회로로부터 TFT를 통해 전압이 인가되면, 공통전극(109)과 데이터전극(108) 사이에 기판의 표면과 평행한 횡전계가 형성된다. 이 횡전계에 의해, 제1배향막(123a)과 제2배향막(123b)의 배향방향을 따라 배향된 액정분자가 기판(110)과 수평하게 스위칭되어, 액정층(130)을 통과하는 빛의 양을 제어하게 된다. 전압이 인가되지 않았을 때, 액정은 주로 네마틱액정이고 제1배향막(123a) 제2배향막(123b)의 배향방향은 서로 수직으로 결정되어 액정분자가 액정층(130) 내에서 트위스트모드가 된다. 만약, 액정층(130)의 두께를 양 전극(108, 109)의 간격 보다 작게 하면, 횡전계가 액정층(130) 전체에 걸쳐서 균일하게 인가되기 때문에, 액정분자가 액정층(130) 내에서 평행하게 배열된다. 도면에는 표시하지 않았지만, 제1기판(110) 및 제2기판(111)에 부착되는 편광판을 편광축 방향을 서로 평행하게 배치하면, 전압의 무인가시에는 빛이 액정층을 통과하지 못하고 전압 인가시에는 빛이 액정층을 통과하게 되어 흑색바탕모드(normally black mode)가 된다. 또한, 본 실시예에서는 제1배향막(123a)과 제2배향막(123b)에 의해 액정분자가 배향되지만, 제1기판(110)과 제2기판(111) 중 한쪽 기판에만 배향막을 도포한 후, 카이랄도판트(chiral dopant)를 첨가해도 액정분자를 트위스트시킬 수 있으므로 원하는 흑색바탕모드를 얻을 수 있다.

상기한 바와 같이, 본 실시예의 액정표시장치와 종래의 액정표시장치의 차이는 투명한 금속으로 이루어진 공통전극(109)이 보호막(120) 위에 형성되어 있다는 것이다. 따라서, 종래에 비해 개구율이 대폭 향상된다.

도 4는 본 발명의 제2실시예를 나타내는 도면이다. 본 실시예와 제1실시예의 차이점은 ITO로 이루어진 공통전극(209)이 게이트절연막(212) 위에 데이터전극(208)과 동일한 평면상에 형성된다는 것이다. 이 때에도 공통배선(203)을 제1실시예와 마찬가지로 공통전극(209)과 동일한 물질인 ITO로 동일한 공정에 의해 형성할 수도 있으며, 불투명한 금속으로 다른 공정에 의해 형성할 수도 있다. 특히, Al, Cr, Ti, Al합금과 같은 불투명한 금속을 적층하여 데이터전극(208)의 형성과 동시에 형성할 수도 있다.

전극(208, 209)이 동일한 평면상에 형성된다는 것은, 두 전극 사이로 전압이 인가될 때 기판의 표면과 완전하게 평행한 횡전계의 발생을 의미한다. 따라서, 시야각이 더욱 향상된다. 더욱이, 도면에 나타난

바와 같이, 화소영역의 보호막(220)을 에칭하면, 상기한 보호막(220)은 박막트랜지스터 영역만을 덮고 있기 때문에 전극(208, 209) 사이의 전계가 상기한 보호막(220)을 거치지 않고 직접 액정층(230)에 인가되어 더욱 강한 전계가 생성된다. 이러한 강한 전계에 의해 액정층(230) 내의 액정분자가 더욱 빠른 속도로 스위칭되기 때문에, 동화상 등의 구현이 용이해진다.

발명의 효과

본 발명은 상기한 바와 같이, 공통전극이 투명한 금속으로 형성되기 때문에, 개구율이 대폭 향상된다. 또한, 보호막 위에 공통전극이 형성될 때 패드영역에 금속층이 동시에 형성되기 때문에 패드가 산화되는 것을 방지할 수 있게 된다. 더욱이, 공통전극과 데이터전극이 동일한 평면상에 형성될 때에는 화소영역의 보호막이 에칭되어 더욱 강하고 완전히 기판의 표면과 평행한 전계가 액정층에 인가되기 때문에, 시야각이 더욱 향상될 뿐만 아니라 액정의 스위칭이 더욱 빨라지게 되어 동화상 구현시에 화상이 끊어지는 현상을 방지할 수 있게 된다.

(57) 청구의 범위

청구항 1

제1기판 및 제2기판과;

상기한 제1기판에 종횡으로 배열되어 화소영역을 정의하는 게이트배선 및 데이터배선과;

상기한 게이트배선 및 데이터배선의 교차점에 형성된 박막트랜지스터와;

상기한 화소영역 내에 형성된 적어도 한쌍의 투명 제1금속층 및 제2금속층과;

상기한 제1기판 위에 적층된 보호막으로 구성된 횡전계방식 액정표시장치.

청구항 2

제1항에 있어서, 상기한 박막트랜지스터가,

상기한 게이트배선에 접속된 게이트전극과;

상기한 게이트전극 위에 적층된 게이트절연막과;

상기한 게이트절연막 위에 형성된 반도체층과;

상기한 반도체층 위에 형성된 오믹콘택층과;

상기한 오믹콘택층 위에 형성되어 데이터배선과 접속되는 소스/드레인전극으로 구성된 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 3

제2항에 있어서, 게이트절연막이 제1기판 전체에 걸쳐서 형성된 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 4

제1항에 있어서, 상기한 화소영역 내에 형성된 공통배선을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 5

제1항에 있어서, 상기한 제1금속층이 공통전극이고 제2금속층이 데이터전극인 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 6

제1항에 있어서, 상기한 제1금속층이 ITO(indium tin oxide)인 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 7

제1항에 있어서, 상기한 제1금속층 및 제2금속층이 동일한 평면에 형성된 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 8

제7항에 있어서, 상기한 제1금속층 및 제2금속층이 게이트절연막 위에 형성된 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 9

제8항에 있어서, 상기한 공통배선이 게이트절연막 위에 형성된 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 10

제9항에 있어서, 상기한 공통배선이 투명한 금속으로 이루어진 것을 특징으로 하는 횡전계방식 액정표시장치.

장치.

청구항 11

제10항에 있어서, 상기한 투명한 금속이 IT0(indium tin oxide)인 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 12

제9항에 있어서, 상기한 공통배선이 불투명한 금속으로 이루어진 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 13

제12항에 있어서, 상기한 공통배선이 데이터배선과 동시에 형성되는 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 14

제9항에 있어서, 상기한 보호막이 박막트랜지스터 위에만 적층되어 있는 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 15

제1항에 있어서, 상기한 제1금속층 및 제2금속층이 다른 평면상에 형성된 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 16

제15항에 있어서, 상기한 제1금속층이 보호막 위에 형성되며 제2금속층이 게이트절연막 위에 형성된 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 17

제16항에 있어서, 상기한 공통배선이 보호막 위에 형성되는 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 18

제17항에 있어서, 상기한 공통배선이 투명한 금속으로 이루어진 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 19

제18항에 있어서, 상기한 투명한 금속이 IT0(indium tin oxide)인 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 20

제17항에 있어서, 상기한 공통배선이 불투명한 금속으로 이루어진 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 21

제17항에 있어서,

상기한 제1기판 위에 형성된 게이트패드와 데이터패드와;

상기한 게이트패드 및 데이터패드 위에 형성된 제3금속층을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 22

제21항에 있어서, 상기한 게이트패드 및 데이터패드 위의 보호막이 에칭된 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 23

제21항에 있어서, 상기한 제3금속층이 IT0인 것을 특징으로 하는 횡전계 방식 액정 표시장치.

청구항 24

제23항에 있어서, 상기한 제3금속층이 제1금속층과 동시에 형성되는 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 25

제1항에 있어서, 상기한 제1기판 전체에 도포된 제1배향막을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정 표시장치.

청구항 26

제25항에 있어서, 상기한 제1배향막이 폴리이미드 또는 광반응성 물질인 것을 특징으로 하는 횡전계방식

액정표시장치.

청구항 27

제26항에 있어서, 상기한 광반응성 물질이 PVCN(polyvinylcinnamate)계 물질 및 폴리실록산계 물질로 이루어진 일군으로부터 선택되는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 28

제1항에 있어서, 상기한 제2기판 위에 형성되어 박막트랜지스터, 게이트배선 및 데이터배선 근처로 빛이 새는 것을 방지하는 차광층과;

상기한 제2기판 전체에 적층된 컬러필터층과;

상기한 제1기판과 제2기판 사이에 형성된 액정층을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 29

제28항에 있어서, 상기한 컬러필터층 위에 형성된 오버코트층을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 30

제28항에 있어서, 상기한 제2기판 전체에 걸쳐서 도포된 제2배향막을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 31

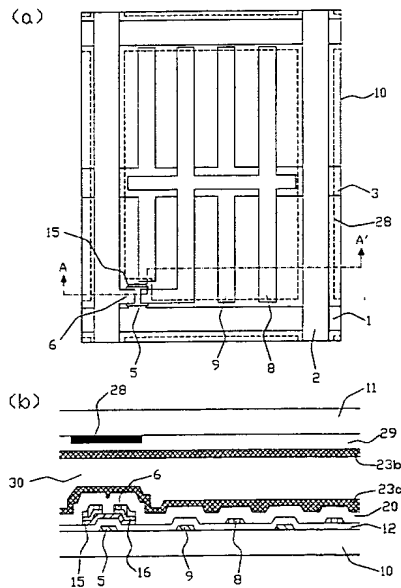
제30항에 있어서, 상기한 제2배향막이 폴리이미드 또는 광배향성물질인 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 32

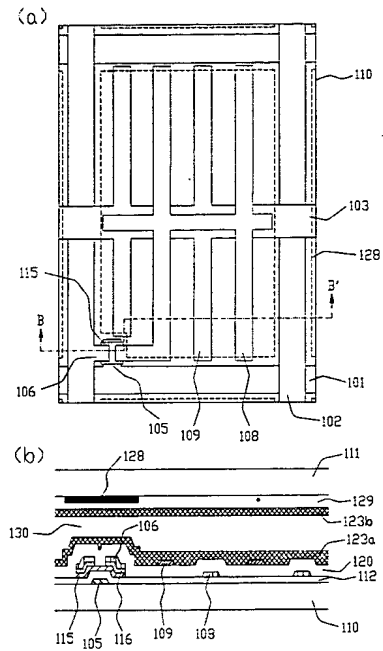
제31항에 있어서, 상기한 광반응성 물질이 PVCN(polyvinylcinnamate)계 물질 및 폴리실록산계 물질로 이루어진 일군으로부터 선택되는 것을 특징으로 하는 횡전계방식 액정표시장치.

도면

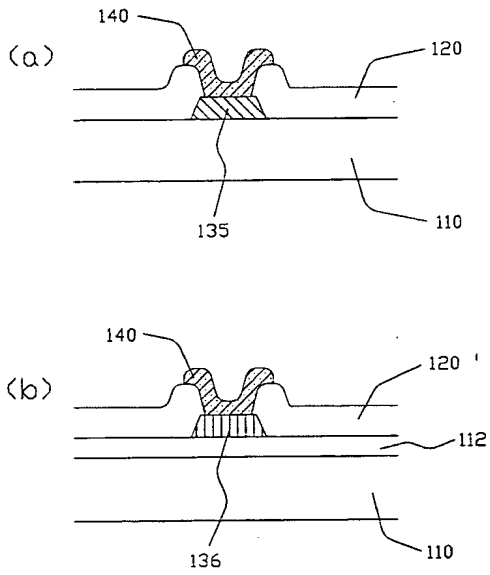
도면1



도면2



도면3



도면4

